TD 3

Optimisation de circuits synchrones

Un circuit synchrone (par exemple un pipeline) est constitué de composants, reliés par des fils portant éventuellement des registres (barrières de synchronisation). L'objet de ce TD est une formalisation de ces circuits dans un but d'optimisation.

1 Modélisation

Question 1-1 Proposez une modélisation des circuits synchrones par des graphes orientés avec des étiquettes sur les nœuds et les arêtes.

Question 1-2 Formalisez les conditions que vérifie un circuit bien fichu.

Question 1-3 Quelle est la transformation élémentaire qui transforme un circuit bien fichu en un autre circuit bien fichu de même comportement ?

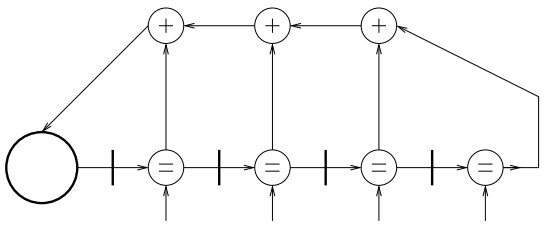
Question 1-4 Quelles sont les latences et le délai d'un circuit ? Comment sont-ils affectés par la transformation précédente ? On pourra introduire des matrices pseudo d'adjacence qui donnent des informations sur le délai d'un nœud à un autre.

Question 1-5 Discutez les options : période minimale, minimale, surface minimale avec contrainte sur la période.

Question 1-6 Proposez des algorithmes pour ces trois problèmes.

2 L'exemple de tous les articles

Considérez le corrélateur systolique ci-dessous. Les délais sont de 3 patasecondes pour les = et de 7 patasecondes pour les +.



Question 2-1 Quelle est sa latence ? Son délai ?

Question 2-2 Resynchronisez-le pour avoir la période minimale.

Question 2-3 Resynchronisez-le pour avoir la surface minimale.